

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-227487

(43)公開日 平成5年(1993)9月3日

(51)Int.Cl.⁵

H 04 N 5/335

識別記号

府内整理番号

E 4228-5C

F I

技術表示箇所

審査請求 未請求 請求項の数3(全7頁)

(21)出願番号 特願平4-61358

(22)出願日 平成4年(1992)2月14日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 浜崎 正治

東京都品川区北品川6丁目7番35号 ソニー株式会社内

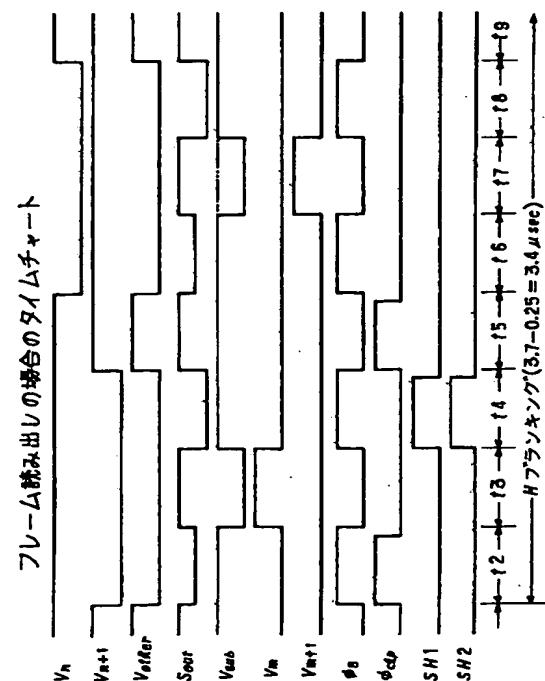
(74)代理人 弁理士 尾川 秀昭

(54)【発明の名称】 固体撮像装置

(57)【要約】

【目的】 垂直方向に隣接する画素の信号電荷に応じた雑音除去回路の出力を一時的に蓄積する第1及び第2のコンデンサを各垂直信号線毎に設けた固体撮像装置のフレーム読み出しをした場合のダイナミックレンジの減少を防止する。

【構成】 フレーム読み出し時には同一画素からの出力を同じ量ずつ同時に第1及び第2のコンデンサの双方に蓄積するようにする。



1

【特許請求の範囲】

【請求項1】 水平及び垂直方向にマトリックス状に二次元配置された複数画素の各画素毎に形成され、入射光量に応じた信号電荷を増幅して出力する増幅手段を有する受光部と、

垂直方向の画素の選択をする垂直走査手段と、
垂直ライン毎に設けられ、上記増幅手段の増幅出力に含まれる雑音を除去する雑音除去回路と、
垂直方向に隣接する画素の信号電荷に応じた前記雑音除去回路の出力をそれぞれを蓄積する第1及び第2のコンデンサと、

を少なくとも有し、

フレーム読み出し時には同一画素の出力を同じ量ずつ前記第1及び第2のコンデンサに同時に蓄積するようにしたことを特徴とする固体撮像装置

【請求項2】 フィールド読み出し時には垂直方向に隣接する画素の信号電荷をそれぞれ第1及び第2のコンデンサに蓄積するようにしたことを特徴とする請求項1記載の固体撮像装置

【請求項3】 雜音除去回路の出力の第1及び第2のコンデンサへの蓄積を制御するサンプリングパルスによりフィールド読み出しとフレーム読み出しとを切換えるようにしたことを特徴とする請求項2記載の固体撮像装置

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、固体撮像装置、特に水平及び垂直方向にマトリックス状に二次元配置された複数画素の各画素毎に形成され入射光量に応じた信号電荷を増幅して出力する増幅手段を有する受光部と、垂直方向の画素の選択をする垂直走査手段と、垂直ライン毎に設けられ前記増幅手段の増幅出力に含まれる雑音を除去する雑音除去回路と、垂直方向に隣接する画素の信号電荷に応じた前記雑音除去回路の出力をそれぞれを蓄積する第1及び第2のコンデンサとを有する固体撮像装置に関する。

【0002】

【従来の技術】 固体撮像装置として、水平及び垂直方向にマトリックス状に画素が二次元配置されたイメージセンサ部の水平ラインを垂直走査回路により選択してその水平ラインの各画素の信号を各垂直信号線に一斉に読み出し、相関二重サンプリングにより雑音を除去してコンデンサに一時記憶し、その一水平ライン分の各信号を一定の順序で読み出すタイプのものがある。そして、そのタイプの固体撮像装置の出力部の回路として図4に示すような回路が本願出願人会社において開発された。

【0003】 同図において、1は画素の入射光量に応じた信号を蓄積するストレージ、2はその出力ゲートスイッチMOSトランジスタ(O G)、3はリセット用MOSトランジスタ、4は増幅用ソースホロアMOSトランジスタで、このゲート電極がフローティングディフィー

2

ジョンに接続されており、これら1～4によりフローティングディフィージョンアンプ5が構成されている。

【0004】 上記出力ゲートスイッチ2のゲート電極は出力ゲート信号線6に接続され、リセット用MOSトランジスタ3のゲート電極はリセットゲート信号線7aに、リセット電極はリセットドレイン信号線7bにそれぞれ接続されている。そして、垂直走査シフトレジスタ8から、出力ゲートスイッチ2のゲート電極に出力ゲートパルス ϕ_{OG} が、またリセット用MOSトランジスタ3のゲート電極にリセットゲートパルス ϕ_{FG} が、ドレイン電極にリセットドレインパルス ϕ_{RD} がそれぞれ印加されることにより水平ラインの選択を行うようになっている。また、増幅用MOSトランジスタ4のドレイン電極には電源電圧 V_{DD} が印加され、そのソース電極が出力端 V_{OUT} として垂直信号線9に接続されている。そして、一つの水平ラインが選択されると、その選択された水平ラインの画素の信号電荷が増幅用MOSトランジスタ4によって増幅されて垂直信号線(垂直ライン)9に出力される。

【0005】 垂直信号線9には転送ゲートスイッチMOSトランジスタ10を介して負荷MOSトランジスタ11が接続されており、垂直信号線9に出力された各画素の増幅出力はノイズ除去用コンデンサC_cに蓄えられる。このコンデンサC_cの出力端にはクランプスイッチMOSトランジスタ12が接続されており、クランプスイッチMOSトランジスタ12はそのゲート電極にクランプパルス ϕ_{CL} が印加されることによってオン状態となり、それによりコンデンサC_cの出力端の電位がクランプレベル V_{CLP} にクランプされる。このノイズ除去用コンデンサC_c及びクランプスイッチMOSトランジスタ12により、増幅用MOSトランジスタ4のソース出力に含まれるリセット雑音等の雑音を低減するためのCDS(相関二重サンプリング)回路15が構成されている。

【0006】 ノイズ除去用コンデンサC_cの出力は、バッファアンプ13を経た後切換えスイッチ14によって第1、第2の信号保持手段であるサンプル/ホールド用コンデンサC₁、C₂に選択的に供給され、これらコンデンサC₁、C₂によってサンプル/ホールドされる。切換スイッチ14による切換制御は、水平プランギング期間において発生されるサンプル/ホールドパルス ϕ_{SH} によって1ライン毎に行われる。これにより、例えば、偶数ラインの画素出力がコンデンサC₁に、奇数ラインの画素出力がコンデンサC₂にそれぞれホールドされることになる。

【0007】 コンデンサC₁、C₂のホールド出力は、バッファアンプ16-1、16-2を経た後水平ゲートスイッチ17-1、17-2によるスイッチングによって水平信号線18-1、18-2に導出される。水平ゲートスイッチ16-1、16-2のスイッチング制御は、水平走査シフト

50

レジスタ19から出力される水平シフトパルフ ϕ_H によって行われる。

【0008】ところで、このような固体撮像装置において、信号を読み出す場合には、上下に隣接するn番目とn+1番目のラインをそれぞれ独立して読み出して一方の信号電荷をコンデンサC₁に、他方の信号電荷をコンデンサC₂に一時的に蓄積する。そして、全画素読み出しをする場合には、その両コンデンサC₁、C₂から独立して信号を取り出して固体撮像装置外に出力すれば良いということになる。しかし、全画素読み出しをするには各情報蓄積用コンデンサC₁、C₂から独立して信号を読み出すようにする関係上、図4に示すように、出力トランジスタ171、172を各情報蓄積用コンデンサC₁、C₂毎に設けなければならないのである。

【0009】ところが、このような固体撮像装置は、HDTV対応の高画素固体撮像装置に適用することは少なくとも現在の技術水準では難しい。というのは、高画素固体撮像装置では水平ピッチを小さくする必要があり、各コンデンサに対応して設けるトランジスタの数を多くすることが制約されるし、動作速度を相当に高くすることが必要となるからである。そこで、本願発明者は図4に示す回路を一部変更してコンデンサC₁とC₂に蓄積された信号電荷を混合して取り出すようにしたものを用いてフィールド読み出しやフレーム読み出しを行うようにする試みをした。

【0010】フィールド読み出しは、上下に隣接する2つの画素の信号を同時に読み出してそれを垂直レジスタで混合して垂直方向に転送するものである。そして、偶数フィールドと奇数フィールドとで同時に読み出され混合される上下に隣接する2つの画素の組み合せが異なるようになっている。このフィールド読み出しでは、センサでの信号電荷蓄積時間が1/60秒で、感度及びダイナミックレンジは2画素分である。

【0011】それに対してフレーム読み出しは、偶数フィールドでは垂直方向に偶数番目の画素のみを読み出し、奇数フィールドでは垂直方向に奇数番目の画素を読み出す。このフレーム読み出しでは信号電荷蓄積時間が2フィールド(=1/30秒)であり、各信号電荷はセンサ1個分で、感度はフィールド読み出しの場合と同じだが、ダイナミックレンジがフィールド読み出しのそれの2分の1になる。勿論、垂直方向の解像度が高い。

【0012】

【発明が解決しようとする課題】ところで、フレーム読み出しは垂直方向の解像度が高いが、各信号電荷がセンサ1個分となりダイナミックレンジがフィールド読み出しの場合の2分の1にしかならないという問題があった。というのは、フレーム読み出しの場合、蓄積用コンデンサC₁とC₂のうちの一方にのみ信号が書き込まれ、他方の信号蓄積量が0となるので、信号蓄積用コンデンサC₁、C₂から混合して読み出したとき出力が平

均化されてしまうからである。

【0013】本発明はこのような問題点を解決すべく為されたものであり、水平及び垂直方向にマトリックス状に二次元配置された複数画素の各画素毎に形成され入射光量に応じた信号電荷を増幅して出力する増幅手段を有する受光部と、垂直方向の画素の選択をする垂直走査手段と、垂直ライン毎に設けられると共に前記増幅手段の増幅出力に含まれる雑音を除去する雑音除去回路と、垂直方向の隣接する画素の信号電荷に応じた前記雑音除去回路の出力をそれを蓄積する第1及び第2のコンデンサと、該コンデンサに読み出された一水平ライン分の画素の信号を所定の順序で水平信号線に読み出す水平走査手段とを有する固体撮像装置において、フレーム読み出しを、フィールド読み出しをした場合と同じダイナミックレンジで行うことができるようすることを目的とする。

【0014】

【課題を解決するための手段】本発明固体撮像装置は、フレーム読み出し時には同一画素の出力を同じ量ずつ前記第1及び第2のコンデンサに同時に蓄積するようにしたことを特徴とする。

【0015】

【作用】本発明固体撮像装置によれば、フレーム読み出し時には同一画素の信号が第1と第2のコンデンサの双方に同時に書き込まれるようにしたので、第1と第2のコンデンサの双方に蓄積された信号を読み出すべく混合したとき、信号量がフィールド読み出しの場合の2分の1となるではなく、フィールド読み出しのダイナミックレンジと同じダイナミックレンジを得ることができる。

【0016】

【実施例】以下、本発明固体撮像装置を図示実施例に従って詳細に説明する。図1は本発明固体撮像装置の一つの実施例の回路図、図2は動作を説明するためのタイムチャートである。先ず、図1に示す固体撮像装置の出力回路構成について1つの垂直信号線2kの信号を出力する部分に着目して説明する。尚、各画素から信号電荷を読み出して垂直信号線へ出力するフローティングディフェュージョンアンプ5の回路構成は図4に示す固体撮像装置のそれと同じであり、既に説明済みなので重ねて説明はしない。

【0017】Q1、Q2は ϕ_s 到来時にノードN1(垂直信号線の出力点)をバイアスする(非到来時にはノードN1を拘束しない)ところの直列接続されたMOSトランジスタであり、Q1は信号 ϕ_s を受けるpチャンネルMOSトランジスタ、Q2はノードN1(垂直信号線の出力点)をバイアスするnチャンネルMOSトランジスタであり、V_{GG1}はバイアス用電圧である。Q1とQ2は ϕ_s の到来時にノイズ除去用コンデンサC_Cを通してバッファBへの信号の伝送を許容する。該コンデンサ

C_c の一端は Q_1 と Q_2 との接続点に接続されており、他端はバッファ B の入力端子に接続されている。 N_2 はバッファ B 入力端子である。

【0018】 Q_3 はクランプトランジスタで、クランプ指令信号 ϕ_{clip} を受けるとノード N_2 を所定のクランプ電圧 V_{clip} にクランプする。 Q_4 、 Q_5 はサンプルホールド信号 S_{H1} 、 S_{H2} により制御されてバッファ B からの信号をサンプルホールド用コンデンサ C_1 、 C_2 に伝送する MOS トランジスタである。具体的には、MOS トランジスタ Q_4 はサンプルホールド信号 S_{H1} を受けてバッファ B の出力信号をコンデンサ C_1 に伝送する。MOS トランジスタ Q_5 はサンプルホールド信号を S_{H2} を受けてバッファ B の出力信号をコンデンサ C_2 に伝送する。

【0019】 Q_6 、 Q_7 は水平走査回路 19 からの水平走査信号 ϕ_k を受けてコンデンサ C_1 、 C_2 からの信号を読み出す MOS トランジスタ、 Q_8 はコンデンサ C_1 、 C_2 をリセットする MOS トランジスタ、 Q_9 は MOS トランジスタ Q_6 、 Q_7 と水平信号線との間に介在せしめられたソースホロアトランジスタである。 Q_{10} は水平信号線に接続された MOS トランジスタである。尚、水平走査回路 19 の下部には水平走査信号 ϕ_k 、 ϕ_{k+1} のタイムチャートを示した。 20 は電子シャッタ走査回路で、現在垂直走査回路 8 によって読み出されている水平ライン（例えば n 番目）よりも垂直走査方向にシャッタ時間に対応した本数分離した水平ライン（例えば m 番目）を選択してリセットするものである。シャッタ機能が必要でないときは不要である。

【0020】 次に、回路動作を図 2 に従って説明する。先ず、フィールド読み出しをする場合の動作を説明する。図 2 は n 番目のラインが選択され、次に $n+1$ 番目のラインが選択される場合の動作を示しており、 V_n は n 番目のラインを選択する信号、 V_{n+1} は $n+1$ 番目のラインを選択する信号、同様に V_m は m 番目、 V_{m+1} は $m+1$ 番目のラインを選択する信号、そして、 V_{other} はそれ以外の水平ラインを選択する信号（即ち、他の選択信号）である。

【0021】 S_{out} はノード N_1 に読み出された信号、 V_{sub} は固体撮像装置の基板 sub に欠ける電圧（図 1 には現われない）で、これが「ロウ」レベルになると選択画素の信号電荷を捨てることができる。即ち、空の状態をつくることができる。 ϕ_s は画素からの信号 S_{out} をコンデンサ C_c 経由でバッファ B へ伝送させる信号で、これが「ハイ」のときのみ信号 S_{out} の伝送（読み出し）が可能である。 ϕ_{clip} はバッファ B の入力側をクランプする信号、 S_{H1} 、 S_{H2} はサンプルホールド信号である。

【0022】 H ブランディング期間内の期間 t_2 で、非選択ラインの信号 V をすべて「ロウ」にする。即ち、選択されたラインである n ラインを選択する信号 V_n のみ

「ハイ」になり、 V_{n+1} 、 V_m 、 V_{m+1} 、 V_{other} は「ロウ」になる。そして、期間 t_2 においては ϕ_s が「ハイ」になるので、 n ラインの信号がノード N_1 に読み出される。そして、期間 t_2 において読み出したその信号を MOS トランジスタ Q_3 によりクランプする。このクランプしたノード 2 の電位が基準電位となる。

【0023】 次に、期間 t_3 で V_{sub} を「ロウ」にして選択画素の信号を捨てる。信号電荷を空（から）にしてノイズ成分を得ることができるようになるためである。尚、電子シャッタのため m 番目の画素についてのリセットもこの期間 t_3 で行う。即ち、 V_m も「ロウ」になる。次に、期間 t_4 において空の信号電荷を読み出し、バッファ B を介してコンデンサ C_1 に信号を蓄積する。その結果、コンデンサ C_1 にはノイズ成分を取り除いた信号成分が書き込まれた状態になる。これで、コンデンサ C_1 への水平ライン n の画素の信号の読み出しが完了したことになる。尚、電子シャッタ走査回路 20 の働きにより、水平ライン m に対して期間 t_3 に V_m を印加して電子シャッタのためのリセットを行うと、水平ライン m からはこのリセット後読み出すまでの間に蓄積された信号電荷が読み出されることになる。従って、シャッタ時間は読み出されている水平ラインとリセットされている水平ラインとの間の水平ライン数に応じた値になる。

【0024】 次に、期間 t_5 において選択ラインを n から $n+1$ に切換える。具体的には、選択されていたライン n の選択信号 V_n は期間 t_5 中も「ハイ」のままだが、期間 t_5 の経過と共に「ロウ」に立ち下る。また、次に選択されるライン $n+1$ 及びその他のライン n_{other} の選択信号 V_{n+1} 、 V_{other} は期間 t_5 の開始と共に立ち上がり、 V_{n+1} は期間 t_5 の経過後も「ハイ」の状態を保つ。一方、それ以外の V_{other} 等は V_n と同様に期間 t_5 の経過と共に立ち下る。

【0025】 今度は期間 $t_6 \sim t_8$ において、 $n+1$ ラインの信号がコンデンサ C_2 に書き込まれる。これは期間 $t_2 \sim t_4$ において n ラインの信号をコンデンサ C_1 に書き込んだのと同じ動作で行われる。尚、電子シャッタのためにリセットされる水平ラインもライン m からライン $m+1$ に切換わるので、リセット期間 t_7 に V_{m+1} が立ち上る。そして、コンデンサ C_1 、 C_2 に書き込まれた信号は水平走査期間中にパルス ϕ_k により水平信号線に読み出される。その時、ライン n からの信号とライン $n+1$ からの信号は混合される。

【0026】 次に、フレーム読み出しをする場合の動作を図 3 に従って説明する。フレーム読み出しの場合はフィールド読み出しのときにサンプルホールド信号 S_{H1} によってコンデンサ C_1 にライン n の信号を書き込んだ期間 t_4 に、サンプルホールド信号 S_{H2} も発生させてラインからの信号をコンデンサ C_2 の方にも同じ量ずつ書き込む。即ち、ライン n からの信号をコンデンサ C_1 だけではなくコンデンサ C_2 にも同時に書き込むのである。

る。次に、フィールド読み出しのときサンプルホールド信号SH2によってラインn+1からの信号のコンデンサC2への書き込みを行っていた期間t8には、サンプルホールド信号SH2を「ハイ」にしないのである。このように、本固体撮像装置においては、サンプルホールド信号SH1、SH2の印加の仕方によってフィールド読み出しにしたり、フレーム読み出しにしたりするのである。

【0027】尚、フィールド読み出しの場合にV_{sub}を「ロウ」にして選択画素の信号電荷を捨てていた期間であるt7において2点鎖線に示すように信号電荷を捨てることは行わないようにすることができる。なぜならば、n+1のラインを読み出さないから相間二重サンプリングのために信号と空（から）にすることも必要ないからである。そして、その信号を捨てるという動作を行わないようにした場合には、信号蓄積時間は2フィールド分になり、その結果、感度は2倍になる。このように、感度を2倍にすることも可能である。

【0028】ところで、コンデンサC1、C2に書き込まれた信号は、水平走査期間中にパルスφ_kにより水平信号線に読み出されることフィールド読み出しの場合と全く同じである。そのとき、ラインnからの信号とラインn+1からの信号とが混合されるが、一般の電荷結合素子による固体撮像装置の従来のフレーム読み出しの場合のように一方のコンデンサC2の蓄積電荷が空（から）になるということなく、コンデンサC1とC2の双方に同じ量の信号電荷が蓄積されているので、混合によって出力レベルが2分の1に減少するということがない。即ち、バッファBがパワー不足にならないようにさえ設計しておけば、同じ期間内に2つのコンデンサC1、C2に同じ量で且つ画素の明るさに対応した充分な量ずつ電荷を蓄積することができる。

【0029】尚、本固体撮像装置の画素からの信号を垂直信号線に読み出す際に増幅する増幅手段としては図4に示す固体撮像装置と同様にフローティングディフュージョンアンプ5を用いることができるが、そのほかにも

例えば特願平2-274219号により本願出願人会社が提案した変換効率の高い転送電荷増幅装置も用いることができる。

【0030】この転送電荷増幅装置は、変換効率を高めるため、転送電荷を通す埋込チャネル領域の表面にこれと逆導電型の表面チャネル領域を形成し、上記埋込チャネル領域により分離せしめられたソース・ドレイン領域と上記表面チャネル領域により接合ゲート型FETを形成し、上記表面チャネル領域上に絶縁されたゲート電極を形成し、該ゲート電極と上記接合ゲート型FETのソース領域とを電気的に接続して正帰還できるようにしたものである。

【0031】

【発明の効果】以上に述べたように、本発明固体撮像装置は、フレーム読み出し時には同一画素の出力を同じ量ずつ前記第1及び第2のコンデンサに同時に蓄積するようにしたことを特徴とするものである。従って、本発明固体撮像装置によれば、本発明固体撮像装置によれば、フレーム読み出し時には同一画素の信号が第1と第2のコンデンサの双方に同時に書き込まれるようにしたので、第1と第2のコンデンサの双方に蓄積された信号を読み出すべく混合したとき、信号量が2分の1となることはなく、フィールド読み出しのダイナミックレンジと同じダイナミックレンジを得ることができる。

【図面の簡単な説明】

【図1】本発明固体撮像装置の一つの実施例を示す回路図である。

【図2】図1の固体撮像装置のフィールド読み出しの場合の動作を示すタイムチャートである。

【図3】図1の固体撮像装置のフレーム読み出しの場合の動作を示すタイムチャートである。

【図4】背景技術を示す回路図である。

【符号の説明】

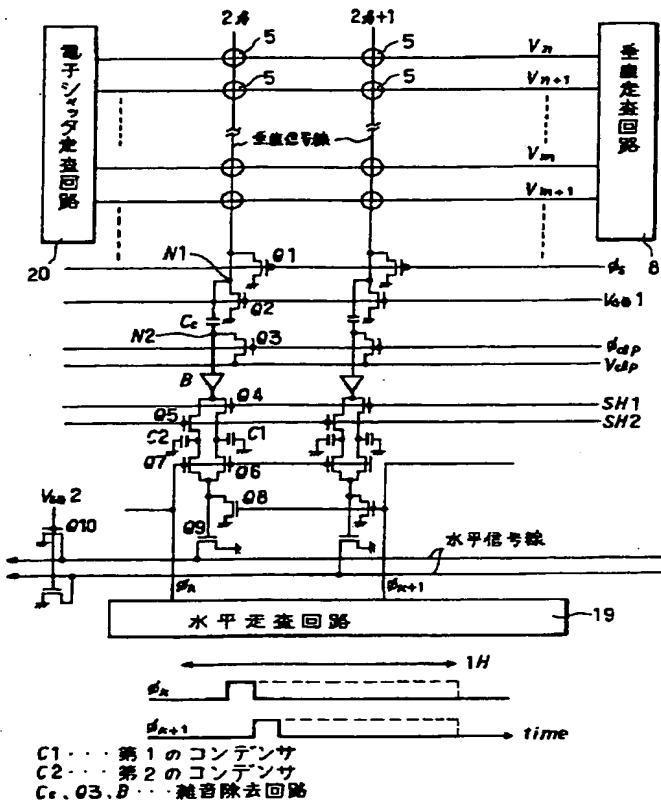
C1 第1のコンデンサ

C2 第2のコンデンサ

Cc、Q3、B 雑音除去回路

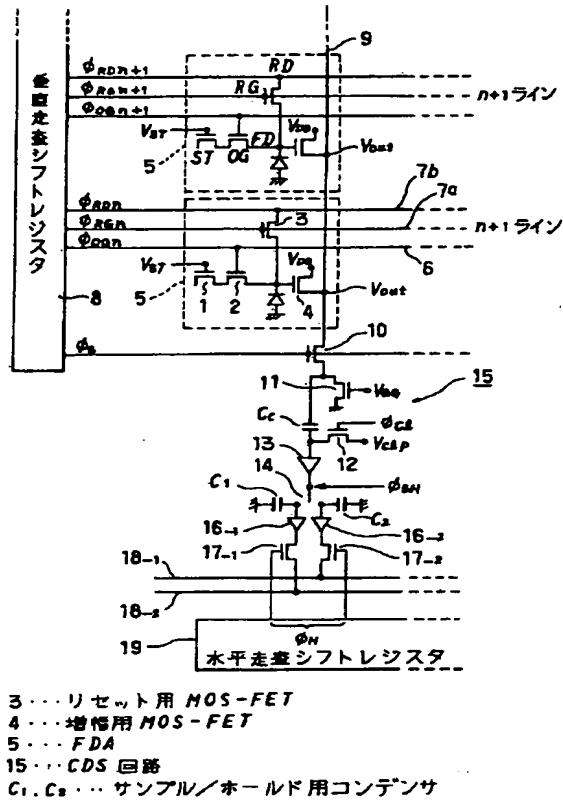
〔圖1〕

実施例の回路構成図



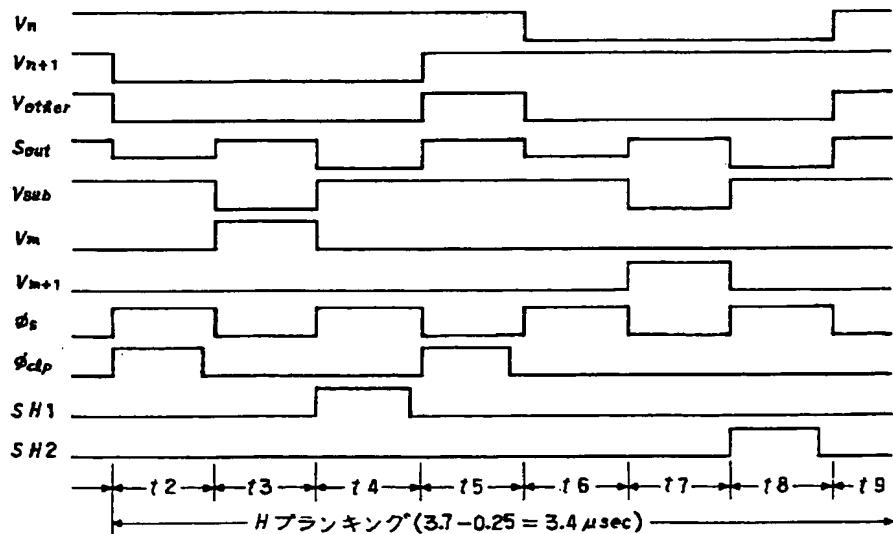
〔図4〕

背景技術の回路図



〔图2〕

フィールド読み出しの場合のタイムチャート



【図3】

